

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6190906号
(P6190906)

(45) 発行日 平成29年8月30日(2017.8.30)

(24) 登録日 平成29年8月10日(2017.8.10)

(51) Int.Cl. F 1
A 6 1 B 1/045 (2006.01) A 6 1 B 1/045 6 1 0

請求項の数 7 (全 17 頁)

(21) 出願番号	特願2016-43114 (P2016-43114)	(73) 特許権者	306037311
(22) 出願日	平成28年3月7日(2016.3.7)		富士フイルム株式会社
(62) 分割の表示	特願2013-188163 (P2013-188163) の分割		東京都港区西麻布2丁目26番30号
原出願日	平成25年9月11日(2013.9.11)	(74) 代理人	110002505
(65) 公開番号	特開2016-128024 (P2016-128024A)		特許業務法人航栄特許事務所
(43) 公開日	平成28年7月14日(2016.7.14)	(74) 代理人	100115107
審査請求日	平成28年4月8日(2016.4.8)		弁理士 高松 猛
(31) 優先権主張番号	特願2013-2976 (P2013-2976)	(74) 代理人	100151194
(32) 優先日	平成25年1月10日(2013.1.10)		弁理士 尾澤 俊之
(33) 優先権主張国	日本国(JP)	(72) 発明者	村山 任
			神奈川県足柄上郡開成町宮台798番地 富士フイルム株式会社内
		審査官	安田 明央

最終頁に続く

(54) 【発明の名称】 撮像モジュール、及び内視鏡装置

(57) 【特許請求の範囲】

【請求項1】

内視鏡スコープの先端部に内蔵され、フレーム画像信号を出力する撮像モジュールであって、

受光面に結像された光学像を、光電変換して撮像信号として出力する撮像部を有する第1の半導体チップと、

前記撮像信号を格納する転送用バッファメモリを有する第2の半導体チップと、を備え、

前記第1の半導体チップと前記第2の半導体チップは、相互に接続され、

前記撮像部は、前記フレーム画像信号のフレーム周期を二分した前半期間を露光期間とし、前記フレーム周期の後半期間内に露光後の蓄積電荷の信号である前記撮像信号を前記フレーム画像信号の画像情報として前記転送用バッファメモリに出力し、

前記転送用バッファメモリに格納された前記フレーム画像信号の画像情報は、前記フレーム周期内に読み出される撮像モジュール。

【請求項2】

請求項1に記載の撮像モジュールであって、

前記第1の半導体チップと前記第2の半導体チップとは、離れた位置に配置されている撮像モジュール。

【請求項3】

請求項1又は請求項2に記載の撮像モジュールであって、

10

20

前記転送用バッファメモリに格納された前記フレーム画像信号の画像情報を、プロセッサ装置に転送する転送部を有する第3の半導体チップを備える撮像モジュール。

【請求項4】

請求項3に記載の撮像モジュールであって、

前記第2の半導体チップと前記第3の半導体チップは、前記第1の半導体チップから離れた位置に配置される撮像モジュール。

【請求項5】

請求項3又は請求項4に記載の撮像モジュールであって、

前記転送部は、前記撮像信号を低電圧差動信号に変換して前記プロセッサ装置に転送する撮像モジュール。

10

【請求項6】

請求項1乃至請求項5のいずれか一項に記載の撮像モジュールであって、

前記転送用バッファメモリはFIFOメモリである撮像モジュール。

【請求項7】

請求項1乃至請求項6のいずれか一項に記載の撮像モジュールを備える内視鏡スコープと、

前記撮像信号が転送されるプロセッサ装置と、を備える内視鏡装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像モジュール、及び内視鏡装置に関する。

20

【背景技術】

【0002】

電子式の内視鏡装置は、被検体の体腔内等に挿入する内視鏡スコープの先端部に撮像部を内蔵している。この撮像部によって撮像された画像信号は、内視鏡スコープが接続されるプロセッサ装置に転送され、画像処理された後に表示部に表示される。

【0003】

内視鏡装置に使用される撮像部は、大別してCCD型とCMOS型に分けられるが、近年ではCMOS型が主流になってきている。このCMOS型撮像部から撮像画像信号を外部に読み出す駆動方法として、グローバルシャッタ方式とローリングシャッタ方式がある。

30

【0004】

グローバルシャッタ方式は、CMOS型の撮像部において、1画面内の全画素に対して一斉にリセットし、露光動作を開始する、即ち、1画面内の全画素に対して電荷の蓄積を開始する方式であり、撮像部の全画素(フォトダイオード:PD)の蓄積開始から蓄積終了までのタイミングと期間を同じにできる利点がある。しかし、各画素の面積内に、一次容量と、この一次容量を転送するFETとを設ける必要があるため、撮像部の大面積化に繋がり、小径の内視鏡スコープに撮像部を内蔵させるには不利な構成となる。

【0005】

ローリングシャッタ方式は、CMOS型の撮像部において、少なくとも1つ以上の走査ラインや画素毎に順次露光を行う方式で、走査ラインや画素毎に順次リセットを行い、電荷の蓄積を開始して蓄積した電荷を読み出す方式である(フォーカルプレーンシャッター方式ともいう)。

40

【0006】

このローリングシャッタ方式は、デジタルカメラでは一般的に使用されているが、内視鏡装置に適用する場合に不具合が生じることがある。内視鏡スコープは、体腔内等の暗所に挿入されて使用されるため、スコープ先端部から照明光を照射して撮像する必要がある。この照明光として、特許文献1に記載されるように、明滅光であるパルス光が使用される場合がある。このパルス光のオンオフタイミングと、ローリングシャッタの順次読み出

50

しのタイミングとを同期させないと、照明光量に起因する不具合が生じる。

【0007】

図7はローリングシャッタ方式の不具合の一例を示す説明図である。ローリングシャッタ方式の場合、走査ライン（水平画素行）順に電荷蓄積の開始タイミングがずれていくが、走査ライン毎に同じ光量の光照射が必要となる。

【0008】

照明光は、パルス変調駆動されたパルス光であるため、各走査ラインの露光期間内における合計光量が同一になるように、駆動信号のパルス幅、パルス数、パルス密度等を同一に制御すればよい。しかし、パルス光の照射量は、被写体までの距離や観察画像の明るさ等に応じて動的に変化させる必要があり、読み出し順が少しずつずれていく各走査ラインで、パルス光を均等に割り振る制御は困難である。照射量を変化させる制御を行いながら、パルス光の照射量を各走査ラインで等しくする制御が行えないと、観察画像中に輝度ムラや縞模様が生じ、撮像画像の画質が劣化する。

10

【0009】

図8はローリングシャッタ方式の別の不具合を示す説明図である。ここでは、発光色の異なる複数の光源を交互に使用して、パルス光を照射する内視鏡装置を例に示す。図8に示す例では、1/60秒間の光源Aによる照射を2回行い、次に1/60秒間の光源Bによる照射を2回行う動作を交互に繰り返している。ローリングシャッタ方式の撮像部では、電荷蓄積の開始と終了のタイミングが走査ライン順にずれるため、光源Aのパルス光照射と光源Bのパルス光照射とが混在する無効フレーム画像が1フレーム毎に生じる。この無効フレーム画像（図中に「NG」と標記）は内視鏡の観察画像として使用できないため、有効フレーム画像（図中「OK」と標記）の割合である有効フレームレートは半分に低下することになる。

20

【0010】

このような不具合は、図9の駆動方法を採用することで解決可能である。例えば、1/60秒のフレーム周期を前半の1/120秒と後半の1/120秒の期間に分割し、各走査ラインの電荷蓄積の開始タイミングを同時にすると共に、前半の1/120秒の期間だけパルス光照射を行う。そして、次の後半の1/120秒の期間で、各走査ラインの蓄積電荷を走査ライン順に読み出せばよい。

【0011】

図9に示す駆動方法は、現在、内視鏡装置で多く用いられている30万画素程度の記録画素数を有する撮像部であれば問題はない。しかし、HD(high definition)画質の画像を撮像できる100万画素以上の高画素撮像部に上記駆動方法を適用するのは困難である。100万画素以上の高画素撮像部の場合、全画素から読み出すデータ量が膨大となり、フレーム周期後半の1/120秒の期間で蓄積電荷の信号全てを撮像部から出力させ、プロセッサ装置側に転送することができないためである。以下、記録画素数が130万画素の場合にて説明する。

30

【0012】

また、撮像画像信号を、内視鏡スコープの先端部から3~4m離れた内視鏡装置本体に転送するには、転送レートを速めることに限界があり、信号の転送時間が長くなる不利がある。この信号転送時間の問題は、転送用の信号線数を増やして並列転送すれば解決できるが、信号線数を増やすと信号線を収納する内視鏡スコープの挿入部の直径が増大することになる。そのため、信号線の更なる増設は、挿入部を更に細径化する要望に反してしまう。

40

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開2011 30985号公報

【発明の概要】

【発明が解決しようとする課題】

50

【 0 0 1 4 】

本発明の目的は、内視鏡スコープの挿入部先端に内蔵される撮像部で、高品質且つ高フレームレートの観察画像を取得できる撮像モジュール、及び内視鏡装置を提供することにある。

【課題を解決するための手段】

【 0 0 1 5 】

本発明は下記構成からなる。

(1) 内視鏡スコープの先端部に内蔵され、フレーム画像信号を出力する撮像モジュールであって、

受光面に結像された光学像を、光電変換して撮像信号として出力する撮像部を有する第1の半導体チップと、

前記撮像信号を格納する転送用バッファメモリを有する第2の半導体チップと、を備え、

前記第1の半導体チップと前記第2の半導体チップは、相互に接続され、

前記撮像部は、前記フレーム画像信号のフレーム周期を二分した前半期間を露光期間とし、前記フレーム周期の後半期間内に露光後の蓄積電荷の信号である前記撮像信号を前記フレーム画像信号の画像情報として前記転送用バッファメモリに出力し、

前記転送用バッファメモリに格納された前記フレーム画像信号の画像情報は、前記フレーム周期内に読み出される撮像モジュール。

【 0 0 1 6 】

(2) 上記(1)の撮像モジュールを備える内視鏡スコープと、

前記撮像信号が転送されるプロセッサ装置と、を備える内視鏡装置。

【発明の効果】

【 0 0 1 7 】

本発明によれば、撮像部から出力されるフレーム画像信号の情報を一旦バッファメモリに格納することで、撮像部が次の露光を開始できる構成とした。また、バッファメモリに格納されたフレーム画像信号の読み出しを、次のフレーム画像信号の読み出しタイミングまでの1フレーム周期内に行う構成とした。このため、画質を低下させることなく、高フレームレートで高精細な画像を得ることが可能となる。

【図面の簡単な説明】

【 0 0 1 8 】

【図1】本発明の実施形態を説明するための図で、内視鏡装置のブロック構成図である。

【図2】図1に示す内視鏡装置の一例としての外観図である。

【図3】内視鏡スコープの内視鏡先端部の先端面を示した正面図である。

【図4】撮像部を有する半導体素子の表面を模式的に示す平面図である。

【図5】内視鏡装置の駆動方法を示すタイミングチャートである。

【図6】照明・撮像・画像信号の流れを示すタイミングチャートである。

【図7】従来のローリングシャッタ方式の不具合の一例を示す説明図である。

【図8】従来のローリングシャッタ方式の別の不具合を示す説明図である。

【図9】従来のCMOS撮像部を高速にローリングシャッタ駆動する駆動方法を示す説明図である。

【発明を実施するための形態】

【 0 0 1 9 】

以下、本発明の実施形態について、図面を参照して詳細に説明する。

図1は本発明の実施形態を説明するための図で、内視鏡装置のブロック構成図であり、図2は図1に示す内視鏡装置の一例としての外観図である。

まず、図1，図2を用いて内視鏡装置100の構成を説明する。内視鏡装置100は、内視鏡スコープ11と、プロセッサ装置13及び光源装置15とを有する。また、この内

10

20

30

40

50

視鏡装置 100 には、観察画像等を表示する表示部 17 と、各種情報を入力する入力部 19 が接続されている。

【0020】

<内視鏡スコープ>

内視鏡スコープ 11 は、図 2 に示すように、患者（被検体）の体腔内に挿入される可撓性の挿入部 21 と、挿入部 21 の基端部分に連設された操作部 23 と、プロセッサ装置 13 及び光源装置 15 に接続されるユニバーサルコード 25 とを備えている。

【0021】

挿入部 21 は、その先端から内視鏡先端部 27、湾曲部 29、軟性部 31 がこの順で形成される。内視鏡先端部 27 は、体腔内撮影用の CM S 型撮像部 33（図 1 参照）を内蔵する。内視鏡先端部 27 の後方の湾曲部 29 は、複数の湾曲駒が連結された湾曲機構を有する。湾曲部 29 は、操作部 23 に設けられたアングルノブ 35 が操作されたとき、挿入部 21 内に挿設されたワイヤ（図示略）が延出又は牽引され、上下左右方向に湾曲動作する。これにより、内視鏡先端部 27 が体腔内で所望の方向に向けられる。

【0022】

ユニバーサルコード 25 の基端にはコネクタ 37A、37B が設けられている。コネクタ 37A はプロセッサ装置 13 に着脱自在に接続され、コネクタ 37B は光源装置 15 に着脱自在に接続される。これらコネクタ 37A、37B は、プロセッサ装置 13 と光源装置 15 との接続を一体で行う複合タイプのコネクタであってもよい。

【0023】

プロセッサ装置 13 は、ユニバーサルコード 25 内に挿通された信号線を介して内視鏡スコープ 11 に対する給電を行い、撮像部 33 の駆動を制御すると共に、撮像部 33 から信号線を介して伝送された撮像信号を受信し、受信した撮像信号に各種信号処理を施して画像データに変換する。

【0024】

プロセッサ装置 13 で変換された画像データは、プロセッサ装置 13 にケーブル接続された液晶モニタ等の表示部 17 に観察画像として表示される。また、プロセッサ装置 13 は、光源装置 15 を含めた内視鏡装置 100 全体の動作を制御する。表示部 17 は、プロセッサ装置 13 の外部に設けた表示装置に限らず、プロセッサ装置 13 や内視鏡スコープ 11 に一体に構成されたもの等、種々の形態のものであってもよい。

【0025】

図 3 は内視鏡スコープ 11 の内視鏡先端部 27 の先端面 41 を示した正面図である。内視鏡先端部 27 の先端面 41 には、被検体を観察するための観察窓 43 と、照明光を出射する照明窓 45、45 と、鉗子チャンネル 47 等が設けられている。

【0026】

照明窓 45、45 は、観察窓 43 の両脇に、観察窓 43 を中心とする概ね対称位置に配置され、体腔内の観察部位に光源装置 15 からの照明光を照射する。

【0027】

鉗子チャンネル 47 は、挿入部 21 に沿って延設され、操作部 23 に設けられた鉗子口 49（図 2 参照）に連通している。鉗子チャンネル 47 には、注射針や高周波メスなどが先端に配された各種処置具が挿通され、各種処置具の先端が内視鏡先端部 27 の鉗子チャンネル 47 から体腔内に出される。

【0028】

照明窓 45 の内側には、図 1 に示すように、光源装置 15 から出射される照明光を導くライトガイド 51 の出射端 51a が配されている。ライトガイド 51 の出射端 51a と照明窓 45 との間には、レンズや光拡散部材等の光学部材を配置してもよい。また、蛍光体を出射端 51a に配する場合もありうる。

【0029】

図 4 は撮像部 33 を有する半導体素子の表面を模式的に示す平面図である。矩形の半導体素子 53 の中央領域には、二次元アレイ状に多数の画素（受光素子：フォトダイオード

10

20

30

40

50

(PD))が配列形成された撮像部33が形成されている。また、この中央領域には相関二重サンプリング処理するCDS回路も設けられている。

【0030】

撮像部33は、例えば記録画素数が130万画素(垂直1000画素, 水平1300画素程度)以上の高画素数の撮像部であり、HD画質の高精細画像が撮影可能な撮像素子である。撮像部33の周囲領域には、TG(タイミングジェネレータ)を含む駆動回路55, レジスタ57, 後述するバッファメモリ(本構成例ではFIFOメモリ)59と、情報転送部としてのLVDS(Low voltage differential signaling)変換回路61とが設けられている。

【0031】

本構成の撮像部33は、各画素上に三原色のR(赤)G(緑)B(青)カラーフィルタが積層された単板式のカラー画像撮像用の撮像部である。撮像部33としては、カラーフィルタを搭載せずに、後述する光源からR色, G色, B色の照明光を面順次に照射した画像を撮像する単色の撮像部とすることもできる。また、カラーフィルタはR, G, Bの三原色以外にも、R, G, Bと白色Wとの組み合わせや、補色系のC, M, Yの三色、C, M, Y, Gの四色の組み合わせ等、いずれにも適用可能である。

【0032】

なお、これら撮像部33、FIFOメモリ59、LVDS変換回路61等の各素子を1チップ上に形成するのではなく、夫々を別々のチップに形成して相互接続し、撮像部モジュールとして構成することでもよい。また、FIFOメモリ59、LVDS変換回路61は、内視鏡スコープ11内であれば、撮像部33から離れた位置に配置してもよい。

【0033】

図1に示すように、内視鏡スコープ11は、上記の撮像部33を含む半導体素子53と、内視鏡スコープ11を制御する制御信号を取り出すコマンド復調部65とを備える。半導体素子53は、撮像部33、カラムADC回路67、駆動回路55、バッファメモリ(本例では、高速アクセスに有利となるFIFOメモリ)59、LVDS(低電圧差動信号)変換回路61を備える。

【0034】

撮像部33は、各走査ライン(画素行)のうち、読み出されるi番目の走査ライン(iは1~最終ラインを表す指標)に対する蓄積電荷の信号を出力する。この出力された撮像信号は、カラムADC回路67でデジタル化された後、一旦、FIFOメモリ59にフレーム画像信号として格納される。以後、FIFOメモリ59から走査ライン順に、フレーム画像信号がLVDS変換回路61に送られる。

【0035】

駆動回路55は、後述のプロセッサ装置13と通信を行うコマンド復調部65による制御信号に基づき、各種駆動パルスを生成する。駆動パルスとしては、撮像部33の駆動パルス(垂直/水平走査パルス、リセットパルス等)、カラムADC回路67用の同期パルス、FIFOメモリ59の駆動パルス等が含まれる。撮像部33は、駆動回路55から入力される駆動パルスにより駆動され、対物光学系75を介して受光面に結像された光学像を、光電変換して撮像信号として出力する。

【0036】

撮像部33の各フォトダイオード(PD)の蓄積電荷を撮像信号として読み出す信号読出し回路の構成は従来周知であり、例えば3トランジスタ構成や4トランジスタ構成の一般的な回路構成を適用できる。信号読出し回路は、1画素につき1つの信号読出し回路を設けてもよく、回路面積の縮小を図るために、2画素や4画素で1つの信号読出し回路を共有する構成とすることもできる。

【0037】

カラムADC回路67は、相関二重サンプリング(CDS)回路と、アンプ部と、A/D変換器(図4の例ではカラムAD変換器)とにより構成されている。CDS回路は、撮像部33の画素から出力される撮像信号に対して相関二重サンプリング処理を施し、撮像

10

20

30

40

50

部 3 3 内で生じるリセット雑音及びアンプ雑音の除去を行う。

【 0 0 3 8 】

アンプは、C D S 回路によりノイズ除去が行われた撮像信号を、コマンド復調部 6 5 により指定されたゲイン（増幅率）で増幅する。A / D 変換器は、アンプ部により増幅された撮像信号を、所定のビット数のデジタル信号に変換して出力する。A / D 変換器から出力されたフレーム画像信号は、1 番目の走査ラインから最終ラインまでの画像情報として、一旦、F I F O メモリ 5 9 に格納される。そして、F I F O メモリ 5 9 に格納されたフレーム画像信号の画像情報は、L V D S 変換回路 6 1 が順次読み出し、読み出した画像情報を低電圧差動信号に変換し、信号線 7 7 を通してプロセッサ装置 1 3 に転送する。

【 0 0 3 9 】

< プロセッサ装置 >

図 1 に示すように、プロセッサ装置 1 3 は、C P U 8 1 と、R O M 8 3 と、R A M 8 5 と、画像処理部（D S P）8 7 と、表示制御回路 8 9 と、内視鏡スコープ 1 1 から送信されてくる低電圧差動信号のフレーム画像信号を受信して画像処理部 8 7 に出力するレシーバ 9 1 とを備えて構成される。

【 0 0 4 0 】

前述の L V D S 変換回路 6 1 は、例えば 2 c h の s u b L V D S 変換回路とした場合、レシーバ 9 1 は、2 c h に分割された信号を復元して画像処理部 8 7 に渡す。この場合、内視鏡スコープ 1 1 の挿入部 2 1 内に挿通する信号線数は 2 本であり、挿入部 2 1 の直径を増大させる程にはならない。

【 0 0 4 1 】

C P U 8 1 は、プロセッサ装置 1 3 内の各部を制御すると共に、内視鏡スコープ 1 1 のコマンド復調部 6 5 や後述する光源装置 1 5 に制御信号を送り、内視鏡装置 1 0 0 の全体を制御する。R O M 8 3 には、プロセッサ装置 1 3 の動作を制御するための各種プログラムや制御用データが記憶される。また、R A M 8 5 には、C P U 8 1 により実行されるプログラムや各種データが一時的に記憶される。

【 0 0 4 2 】

画像処理部 8 7 は、C P U 8 1 の制御に基づき、レシーバ 9 1 で受信した撮像信号に対し、色補間，色分離，色バランス調整，ホワイトバランス補正，ガンマ補正，画像強調処理等を施し、画像データを生成する。

【 0 0 4 3 】

画像処理部 8 7 から出力された画像データは、表示制御回路 8 9 に入力され、表示制御回路 8 9 は、画像処理部 8 7 から入力された画像データを、表示部 1 7 に対応した信号形式に変換して表示部 1 7 の画面に表示させる。

【 0 0 4 4 】

プロセッサ装置 1 3 の入力部 1 9 は、撮像部 3 3 の動作モードを選択し又は切り替えるためのモード切替部や、その他ユーザの指示入力を受け付ける各種操作部が設けられている。

【 0 0 4 5 】

< 光源装置 >

光源装置 1 5 は、A 光源 9 3 と A 光源駆動回路 9 5、及び B 光源 9 7 と B 光源駆動回路 9 9 とを備える。また、光源装置 1 5 は、A 光源駆動回路 9 7 と B 光源駆動回路 9 9 に接続される C P U 1 0 1 と、A 光源 9 3 からの出射光と B 光源 9 7 からの出射光の光路を結合させて 1 系統の光路にする合波部 1 0 3 とを備えて構成される。

【 0 0 4 6 】

A 光源 9 3 と B 光源 9 7 とは、互いに発光スペクトルが異なる光源である。C P U 1 0 1 は、プロセッサ装置 1 3 の C P U 8 1 と通信を行い、A 光源 9 3 と B 光源 9 7 に対する駆動制御を、A 光源駆動回路 9 5，B 光源駆動回路 9 9 を通じて個別に実施する。

【 0 0 4 7 】

A 光源駆動回路 9 5 は、C P U 1 0 1 の指示によって A 光源 9 3 の駆動信号をパルス変

10

20

30

40

50

調制御し、A光源93からの出射光のオンオフタイミングとパルス発光量を変更する。また、B光源駆動回路99は、CPU101の指示によってB光源97の駆動信号をパルス変調制御し、B光源97からの出射光のオンオフタイミングとパルス発光量を変更する。

【0048】

合波部103は、A光源93の出射光をライトガイド51の入射端51bに出射し、B光源97の出射光をライトガイド51の入射端51bに出射する。A光源93の出射光とB光源97の出射光とを同時に射出した場合には、各出射光を合波（混合）して、ライトガイド51の入射端51bに出射する。

【0049】

A光源93、B光源97としては、例えば、LD（レーザダイオード）やLED等の半導体光源が使用できる。また、ハロゲンランプを使用した構成としてもよい。光源の種類は、観察対象や観察目的に応じて適宜選択できる。なお、ハロゲンランプを使用する場合は、光源前面に光チョッパ用のスリットが形成された回転円板を設け、この回転円板の回転速度を制御することで照明光のオンオフ制御が行える。

【0050】

A光源93、B光源97に発光波長が狭帯域となるLDを使用する場合、例えば、近紫外光、青色光、緑色光、赤色光等のレーザ光を射出するLDを、単一、又は組み合わせて用いることができる。例えば、近紫外光や青色光を照明光として使用した場合、生体組織表層の毛細血管や微細構造模様が強調される。また、A光源93、B光源97のいずれか一方を、青色光を射出するLDと、青色レーザ光により緑色～黄色に励起発光する蛍光体とを用いて、白色光を生成する白色光源としてもよい。また、蛍光体を内視鏡スコープ11の先端部におけるライトガイド51の射出端に配置してもよい。

【0051】

更に、撮像画像中の酸素飽和度を検出するために、酸化ヘモグロビンと還元ヘモグロビンに対する吸光度に対応して、中心波長が405nm、445nm、473nm付近のLDを選択的に用いてもよい。その場合、各波長光を照明光とする撮像画像同士を画像演算して、酸素飽和度の高低を検出できる（例えば特開2011-92690号公報参照）。

【0052】

上記構成の内視鏡装置100により体腔内を観察する際は、内視鏡スコープ11の挿入部21を体腔内に挿入し、光源装置15からのパルス照明光で体腔内を照明しながら、撮像部33により撮像される体腔内の画像を表示部17で観察することになる。

【0053】

プロセッサ装置13のCPU81は、撮像部33から出力される撮像信号の輝度情報から照明光の光量制御を行う。例えば、内視鏡先端部から遠方にある被写体を観察する遠景観察の場合は、観察画像が暗くなっていることが多いため照明光量を増加制御する。逆に、内視鏡先端部を被写体に近接させて拡大像を観察する近景観察の場合には、観察画像が明るくなり過ぎるため、照明光量を減少制御する。

【0054】

この照明光の増減制御を行う場合、プロセッサ装置13のCPU81は、光源装置15のCPU101に指令を出力し、A光源93とB光源97の発光量（駆動信号のパルス幅、パルス数、パルス密度等）を制御する。

【0055】

<撮像手順>

本構成の撮像部33は、前述したように100万画素以上の記録画素数を有する撮像部であり、HD画質の高精細画像を取得できる。このため、撮像画像のデータ量は、内視鏡で広く使用される例えば30万画素クラスの撮像部に対して4倍以上となる。そこで本構成においては、この多大なデータ量の信号を支障無く撮像部33から読み出すためにバッファメモリ59を設けている。また、多大なデータ量の信号をプロセッサ装置13に転送するためにLVDS変換回路61を設けている。

【0056】

10

20

30

40

50

図5は内視鏡装置の駆動方法を示すタイミングチャートである。本構成の内視鏡装置100は、フレームレートを60フレーム/秒として撮像と画像表示を行う構成となっており、ここでは60フレーム/秒のフレームレートの場合として説明する。

【0057】

光源装置15は、前述の図1に示すA光源93とB光源97とをフレーム周期である1/60秒毎に交互に点灯させる。より詳細には、フレーム周期である1/60秒の期間を二等分して、前半期間の1/120秒と、後半期間の1/120秒に分ける。A光源の点灯期間の前半期間を期間a、後半期間を期間bとして、前半の期間aだけA光源のみ点灯させ、後半期間bはA光源（及びB光源）を消灯させる。B光源の点灯期間も同様に前半の期間cと後半の期間dに分け、前半の期間cだけB光源のみ点灯させ、後半期間dはB光源（及びA光源）を消灯させる。上記の光源制御は、CPU101がプロセッサ装置13のCPU81からの指令を受けて実施する。

【0058】

内視鏡スコープ11では、撮像部33の全画素をグローバルリセットしてから、期間aにおいてA光源照明光のパルス照射を行う。これにより、撮像部33の全画素は、A光源照明光により電荷蓄積が開始される。そして、期間aの終了タイミングでA光源を消灯することで、撮像部33の全画素が同一の露光時間での露光が完了する。

【0059】

次に、図9で示した駆動方法と同様に、各走査ライン（水平画素行）の蓄積電荷を順次読み出す。そして、読み出した蓄積電荷の信号をカラムCDSに転送して相関二重サンプリング処理すると共に、カラムAD変換回路でデジタルデータに変換する。変換されたデジタルデータは、FIFOメモリ59にフレーム画像信号として一旦格納される。

【0060】

図9では、撮像部から撮像画像信号を読み出してプロセッサ装置13（図1参照）まで出力するデータ転送時間として、記録画素数が100万画素以上の高画素撮像部である場合、1/120秒では不足すると説明した。本構成においては、期間bの1/120秒以内に、撮像部33から蓄積電荷の信号をフレーム画像信号としてFIFOメモリ59に出力し、FIFOメモリ59へのフレーム画像信号の転送を完了させている。

【0061】

これにより、期間cの開始までに撮像部33の全画素の蓄積電荷が読み出された状態となり、撮像部33は次の露光に支障がない状態となる。期間bにおけるFIFOメモリ59へのフレーム画像データの転送は、単に、FIFOメモリ59に格納するだけでプロセッサ装置13側まで転送するものではないため、高速に転送処理を完了できる。

【0062】

次に、LVDS変換回路61はFIFOメモリ59に格納されたフレーム画像データを読み出して、これを低電圧差動信号に変換し、プロセッサ装置13の画像処理部87に転送する。ここで転送されるフレーム画像データを「A画像」とする。

【0063】

FIFOメモリ59に格納されたフレーム画像データは、フレーム画像データの全てが格納完了される前に、格納完了した画像データからLVDS変換とプロセッサ装置13への転送が開始される。そのため、FIFOメモリ59に格納したフレーム画像データは、次のフレーム画像データの格納が開始される期間dの開始タイミングまでにプロセッサ装置13への転送を完了させればよい。

【0064】

つまり、半導体素子53では、FIFOメモリ59にフレーム画像信号の画像情報を格納すると共に、格納されたフレーム画像信号の画像情報を読み出し、プロセッサ装置13へ転送する。この画像情報の読み出しは、フレーム周期内に行われる。

【0065】

なお、FIFOメモリ59に撮像画像データを格納してから次の撮像部33の露光前に、つまり、露光期間毎に全画素をグローバルリセットする構成としてもよい。

10

20

30

40

50

【 0 0 6 6 】

上記のように、F I F Oメモリ59は、データの書き込みと読み出しを並行して行うため、撮像部33の全画素に対応した記憶容量を必ずしも設けなくてもよい。

【 0 0 6 7 】

例えば、記録画素数が130万画素（水平1300画素，垂直1000画素）で、1画素当たり10bitのデータ量とすると、1フレーム画像のデータ量は、13Mbitとなる。

【 0 0 6 8 】

1 / 120秒でプロセッサ装置13に転送できる信号量を、10Mbitと仮定すると、13Mbit - 10Mbit = 3Mbitが、1 / 120秒で転送できない信号量となる。即ち、3Mbitのフレーム画像信号を、F I F Oメモリ59に保持し、期間b後の期間c（B光源による電荷蓄積期間）の終了タイミングまでの間に転送すれば済む。

10

【 0 0 6 9 】

1B(Byte)は8bitであるため、3Mbitは375kBとなる。従って、本構成の場合、必要最低限で375kBの記憶容量のF I F Oメモリ59を設ければよい。勿論、これ以上の容量のF I F Oメモリとしてもよい。

【 0 0 7 0 】

次に、F I F Oメモリ59から読み出したフレーム画像信号をプロセッサ装置13に転送する転送速度について説明する。

【 0 0 7 1 】

記録画素数が130万画素の撮像部33により1画素当たり10bitの撮像画像データを取得するため、1フレームの画像データのサイズは13Mbitとなる。60フレーム/秒の画像をプロセッサ装置13に転送するため、1秒間当たりのデータ転送量は、13Mbit × 60 = 780Mbitとなる。

20

【 0 0 7 2 】

本構成で使用するsubLVDSの通信は、撮像部33からプロセッサ装置13までのデータ転送距離が3～4mと長いため、動作周波数が500MHzの2系統（2ch）を使用している。つまり、本構成においては1.0Gbpsのデータ転送が可能であり、780Mbpsのデータ転送速度を安定して実現できる。

【 0 0 7 3 】

なお、120フレーム/秒の画像を転送する場合、13Mbit × 120 = 1560Mbitとなり、1.2Gbitの転送速度では実現不可能となる。この場合には、例えば動作周波数を800MHzとすることで転送可能となる。

30

【 0 0 7 4 】

以上説明したように、本構成の光源装置15は、フレーム画像信号のフレーム周期を二等分した前半期間にパルス光を照明光として内視鏡スコープ11から被検体に向けて照射し、フレーム周期の後半期間に消灯を行う動作を、フレーム周期毎に繰り返す間欠点灯制御を行う。また、撮像部33は、グローバルリセットして露光動作を行うグローバルシャッタ方式で駆動されると共に、フレーム周期の前半期間を露光期間とし、後半期間内に露光後の信号電荷を読み出してこれをフレーム画像信号として、内視鏡スコープ11内に搭載されるバッファメモリ59に出力する。そして、このバッファメモリ59から、格納されたフレーム画像信号をフレーム周期内に読み出す。

40

なお、撮像部33は、画素毎、走査ライン毎、又は数ライン毎にずらして順次リセットして露光動作を行うローリングシャッタ方式で駆動されるものであってもよい。

【 0 0 7 5 】

このように、画像データを一旦バッファメモリに格納するため、多画素化を図った撮像部を用い転送データ量が膨大となった場合でも、撮像部の次回露光期間が完了するまでの間にバッファメモリ59からプロセッサ装置13に転送を完了させることで済む。そのため、フレーム周期の後半期間内に転送完了させるため、フレームレートを低下させる必要がなくなり、高速な転送処理を行うことができる。

【 0 0 7 6 】

50

なお、上記例ではフレーム周期 1 / 60 秒を、前半の 1 / 120 秒と後半の 1 / 120 秒とに二等分し、前半期間だけ露光、電荷蓄積を行い、後半期間に F I F O メモリ 59 へのデータ転送を行ったが、前半期間と後半期間との分割形態はこれに限らない。例えば、露光量が必要な場合等に 1 / 100 秒を前半期間とし、1 / 150 秒を後半期間としてもよい。この制御は、F I F O メモリ 59 の容量を十分に確保した上で、図 1 の C P U 8 1 から C P U 1 0 1 に指示することで可能である。

【 0 0 7 7 】

< 画像表示 >

次に、フレーム画像データの表示部 17 への表示例について説明する。

図 6 に照明・撮像・画像信号の流れについて示した。図 7, 図 8 を用いて説明したように、ローリング・シャッタ方式 C M O S センサにパルス光・パルス列光照明を用いての撮像では、横縞等のムラが発生する現象が知られている。図 6 に示されるように 1 / 60 秒周期でフレームを作るが、照明・蓄積時間をフレーム時間の前半にし、後半に高速読出しを施すシーケンスを取ることで、全画素同時露光である C C D センサ、あるいはグローバル・シャッタ方式 C M O S センサと同様に、照明パルス数、パルス幅等に依存しない適切な同時露光画像を得ることができる。その画像出力は、図 1 の画像処理部 87 によってフレーム画像とされ、表示制御回路 89 を介して表示部 17 に 1 / 60 秒周期で画像表示される。ここで、撮像時刻から表示時刻までの遅延は信号処理部の処理演算等に依存するものであり、図 6 では正確に規定しているものではない。

【 0 0 7 8 】

図 5 に示す制御例では、A 光源として白色光源を用い、B 光源としてヘモグロビン吸収の特性波長の一つである 470 nm 近くの中心発光波長を有する L D 光源を用いる。そして、A 光源からの照明光で取得した被写体画像を 1 / 60 秒間だけ表示部 17 (図 1 参照) に表示する。次の 1 / 60 秒間は、A 光源で得られたフレーム画像と B 光源で得られたフレーム画像とを画像処理部 87 で 2 画面を演算して求めた演算画像を表示する。この画像表示を、1 / 60 秒 + 1 / 60 秒 = 1 / 30 秒毎に繰り返すことで、表示部 17 に白色光による被写体画像に演算画像が重畳されて表示されることになる。

【 0 0 7 9 】

演算画像としては、例えば特許酸素飽和度の高低が表現された画像、生体表面の毛細血管や微細構造模様が強調された画像、蛍光観察画像等が挙げられる。

【 0 0 8 0 】

また、図 5 に示す制御例では、A 光源と B 光源とを交互に点灯する図を示しているが、いずれか一方の光源のみを用いて、点灯、消灯を繰り返す照明光としてもよい。

【 0 0 8 1 】

更に、光源を 3 種類として C 光源を用意し、A 光源 B 光源 C 光源 A 光源 B 光源 ... と巡回的に 3 種類の光源を点灯させる制御も可能である。

【 0 0 8 2 】

例えば、撮像部 33 の各画素にカラーフィルタを積層することに代えて、A 光源として赤色光光源、B 光源として緑色光光源、C 光源として青色光光源を用いることで、被写体のカラー画像を面順次に得る構成としてもよい。

【 0 0 8 3 】

本発明は上記の実施形態に限定されるものではなく、実施形態の各構成を相互に組み合わせることや、明細書の記載、並びに周知の技術に基づいて、当業者が変更、応用することも本発明の予定するところであり、保護を求むる範囲に含まれる。

【 0 0 8 4 】

上述した構成では、半導体素子に形成した C M O S 型撮像部を用いているが、撮像部は C M O S 型に限らない。撮像部は、M O S トランジスタ回路で撮像画像信号を外部に読み出す形式のものであればよい。また、例えば、特許第 4887079 号公報に記載されるような光電変換膜積層型の撮像部であってもよい。

【 0 0 8 5 】

10

20

30

40

50

また、各走査ラインの蓄積電荷の読み出しは、上記グローバルシャッタ方式やローリングシャッタ方式に準じた方式に限らず、例えば、蓄積電荷を一旦メモリに取り込み、そのメモリから順次に取り出す方式としてもよい。

【 0 0 8 6 】

以上の通り、本明細書には次の事項が開示されている。

(1) 被検体内に挿入される挿入部先端から照明光を照射し、その挿入部先端に内蔵される撮像部により撮像して得たフレーム画像信号を出力する内視鏡スコープと、その内視鏡スコープに接続され、上記フレーム画像信号に対して画像処理を施す画像処理部を有するプロセッサ装置とを具備する内視鏡装置であって、

上記フレーム画像信号のフレーム周期を二分した前半期間に上記照明光を出射し、上記フレーム周期の後半期間に消灯を行う動作を、上記フレーム周期毎に繰り返す光源部と、

上記内視鏡スコープ内に搭載され、上記撮像部から出力される上記フレーム画像信号の画像情報を記憶するバッファメモリと、

上記バッファメモリから上記フレーム画像信号の画像情報を読み出して上記画像処理部に転送する情報転送部と、を備え、

上記撮像部は、上記フレーム周期の前半期間を露光期間とし、上記後半期間内に露光後の蓄積電荷の信号を読み出して上記フレーム画像信号の画像情報として上記バッファメモリに出力し、

上記情報転送部は、上記バッファメモリから上記フレーム画像信号の画像情報を上記フレーム周期内に読み出す内視鏡装置。

(2) (1)に記載の内視鏡装置であって、

上記撮像部は、ローリングシャッタ方式で駆動される内視鏡装置。

(3) (1)又は(2)に記載の内視鏡装置であって、

上記バッファメモリは、上記撮像部を有する半導体素子に内蔵、又は上記半導体素子に接続されるメモリである内視鏡装置。

(4) (1)乃至(3)のいずれか一項に記載の内視鏡装置であって、

上記バッファメモリはF I F Oメモリである内視鏡装置。

(5) (1)乃至(4)のいずれか一項に記載の内視鏡装置であって、

上記バッファメモリは、上記フレーム画像信号の信号量から上記フレーム周期の上記前半期間に転送可能な信号量を減じた信号量が保持される記憶容量を少なくとも有する内視鏡装置。

(6) (1)乃至(5)のいずれか一項に記載の内視鏡装置であって、

上記情報転送部は、上記フレーム画像信号を低電圧差動信号に変換して上記画像処理部に転送する内視鏡装置。

(7) (1)乃至(6)のいずれか一項に記載の内視鏡装置であって、

上記光源部は、半導体レーザ素子を含んで構成される内視鏡装置。

(8) (1)乃至(7)のいずれか一項に記載の内視鏡装置であって、

上記光源部は、L E D素子を含んで構成される内視鏡装置。

(9) (1)乃至(8)のいずれか一項に記載の内視鏡装置であって、

上記光源部は、発光色の異なる複数の光源を備え、各光源が交互又は巡回的に点灯駆動される内視鏡装置。

(1 0) (9)に記載の内視鏡装置であって、

上記光源部は、上記フレーム周期毎に異なる色の照明光を出射し、

上記撮像部は、上記照明光毎に面順次で被検体を撮像する内視鏡装置。

(1 1) (1 0)に記載の内視鏡装置であって、

上記照明光は、白色光、及び上記白色光より狭い可視波長帯の青色乃至近紫外の狭帯域光を少なくとも含む内視鏡装置。

(1 2) 被検体内に挿入される挿入部先端から照明光を照射し、その挿入部先端に内蔵される撮像部により撮像して得たフレーム画像信号を出力する内視鏡スコープと、その内視鏡スコープに接続され、上記フレーム画像信号に対して画像処理を施す画像処理部を有

10

20

30

40

50

するプロセッサ装置とを具備する内視鏡装置の作動方法であって、

光源部が、上記フレーム画像信号のフレーム周期を二分した前半期間に照明光を上記内視鏡スコープから被検体に向けて照射し、上記フレーム周期の後半期間に消灯を行う動作を、上記フレーム周期毎に繰り返し行い、

上記撮像部が、上記フレーム周期の前半期間を露光期間とし、上記後半期間内に露光後の蓄積電荷の信号を読み出して上記フレーム画像信号の画像情報として上記内視鏡スコープ内に搭載されるバッファメモリに出力し、

情報転送部が、上記バッファメモリから上記フレーム画像信号の画像情報を上記フレーム周期内に読み出し、上記画像処理部に転送する内視鏡装置の作動方法。

(13) (12)に記載の内視鏡装置の作動方法であって、

上記撮像部が、ローリングシャッター方式で駆動される内視鏡装置の作動方法。

【産業上の利用可能性】

【0087】

本発明に係る内視鏡装置は、高品質、高フレームレートで大量の画像データを転送可能となるため、高精細画像撮影用の撮像部を内視鏡スコープの挿入部先端に内蔵した内視鏡装置に適用可能となる。

【符号の説明】

【0088】

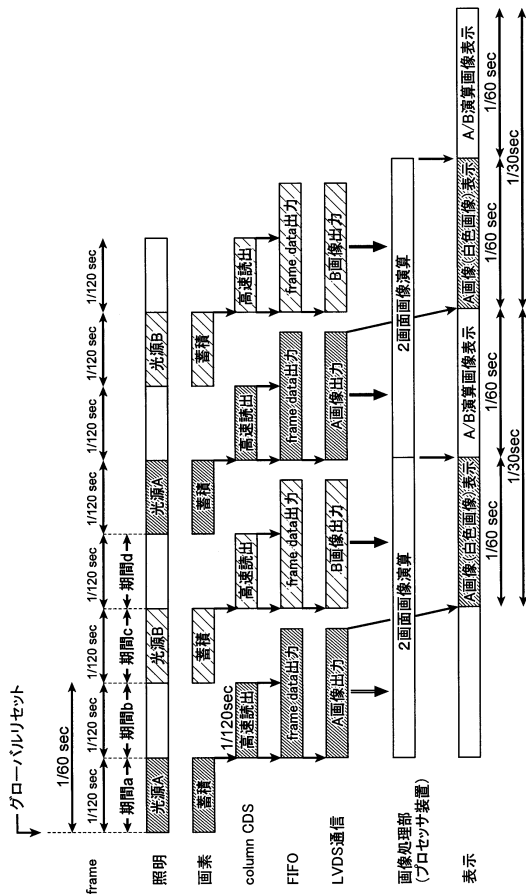
- 11 内視鏡スコープ
- 13 プロセッサ装置
- 15 光源装置
- 33 撮像部
- 53 半導体素子
- 59 FIFOメモリ
- 61 LVDS変換回路
- 65 コマンド復調部
- 81 CPU
- 87 画像処理部(DSP)
- 93 A光源
- 95 A光源駆動回路
- 97 B光源
- 99 B光源駆動回路
- 100 内視鏡装置
- 101 CPU

10

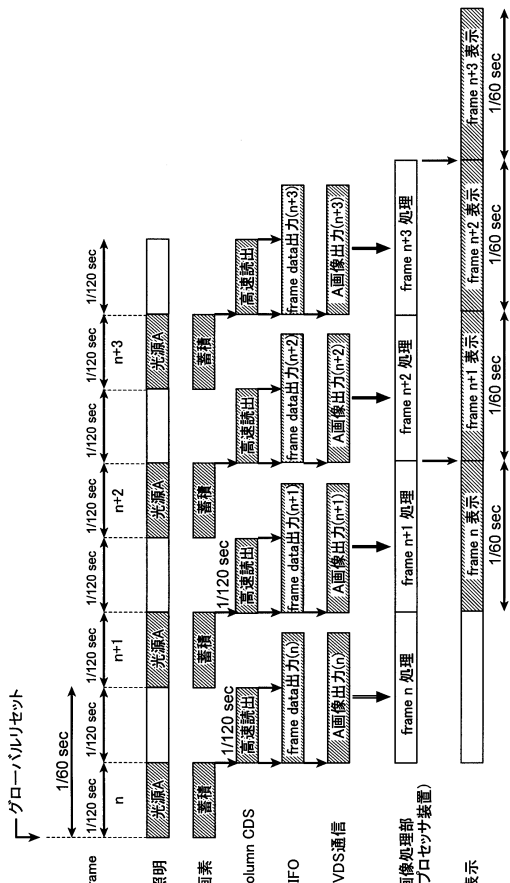
20

30

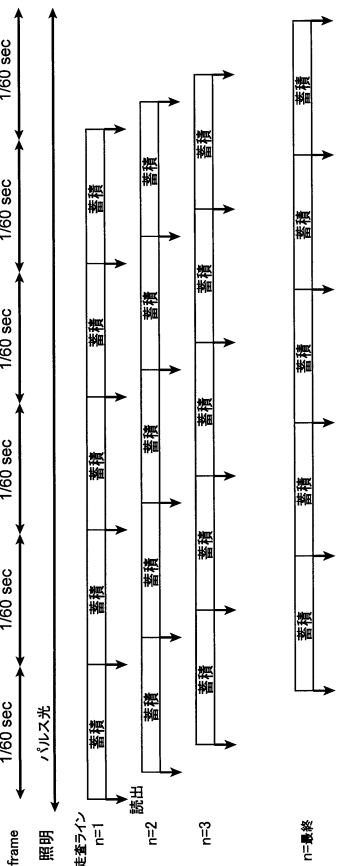
【 図 5 】



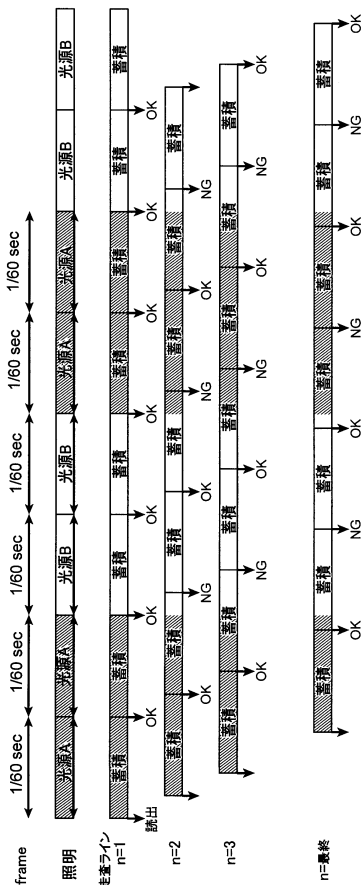
【 図 6 】



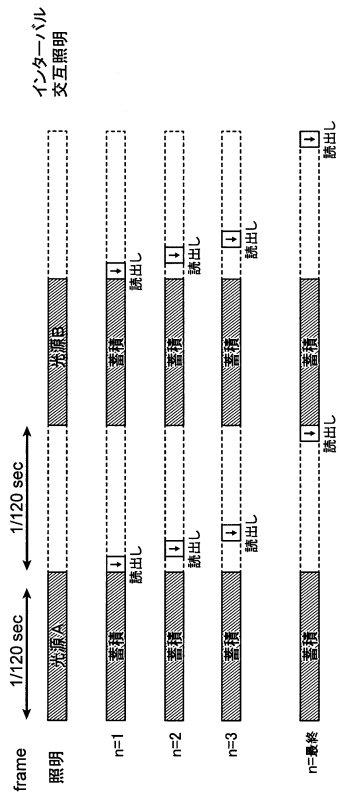
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

- (56)参考文献 特開2008-080007(JP,A)
特開2010-051503(JP,A)
特開2009-201540(JP,A)
特開2011-206337(JP,A)
特開2004-113780(JP,A)
特開2010-068992(JP,A)

(58)調査した分野(Int.Cl., DB名)

A61B 1/00 - 1/32
G02B 23/24 - 23/26

专利名称(译)	成像模块和内窥镜设备		
公开(公告)号	JP6190906B2	公开(公告)日	2017-08-30
申请号	JP2016043114	申请日	2016-03-07
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片株式会社		
当前申请(专利权)人(译)	富士胶片株式会社		
[标]发明人	村山任		
发明人	村山 任		
IPC分类号	A61B1/045		
FI分类号	A61B1/045.610 A61B1/04 A61B1/04.362.A A61B1/04.370 A61B1/045.632 A61B1/05 A61B1/06.B A61B1/06.510 A61B1/06.611		
F-TERM分类号	4C161/GG01 4C161/MM03 4C161/NN01 4C161/QQ07 4C161/QQ09 4C161/RR03 4C161/RR15 4C161/RR18 4C161/SS04 4C161/YY02		
优先权	2013002976 2013-01-10 JP		
其他公开文献	JP2016128024A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够通过内置于内窥镜镜体的插入部的前端的摄像部获取高质量且高帧率的观察图像的内窥镜装置，以及操作该内窥镜装置的方法。内窥镜装置包括内窥镜镜体，该内窥镜镜体照射来自插入部分的远端的照明光，并输出通过内置在插入部分的远端中的成像部分成像而获得的帧图像信号，并且处理器设备连接到示波器并具有图像处理单元。发射在第一半周期照明光平分帧图像信号的帧周期，用于关断所述帧周期的第二半期间，重复每一帧周期，帧周期的第二半周期的前半期间曝光期间的操作曝光后读取累积电荷信号并安装在内窥镜范围内并将其输出到缓冲存储器。在帧周期内从缓冲存储器读取帧图像信号的图像信息，并将其传送到图像处理部分。

(19) 日本国特許庁 (JP)	(12) 特許公報 (B2)	(11) 特許番号 特許第6190906号 (P6190906)
(45) 発行日 平成29年8月30日 (2017. 8. 30)	(24) 登録日 平成29年8月10日 (2017. 8. 10)	
(51) Int. Cl. A 6 1 B 1 / 0 4 5 (2 0 0 6 . 0 1)	F I A 6 1 B 1 / 0 4 5 6 1 0	
請求項の数 7 (全 17 頁)		
(21) 出願番号 特願2016-43114 (P2016-43114)	(73) 特許権者 306037311 富士フィルム株式会社 東京都港区西麻布2丁目2番30号	
(22) 出願日 平成28年3月7日 (2016. 3. 7)	(74) 代理人 110002505 特許業務法人航栄特許事務所 100115107	
(62) 分割の表示 特願2013-188163 (P2013-188163)の分割	(74) 代理人 弁理士 高松 猛 100151194	
原出願日 平成25年9月11日 (2013. 9. 11)	(74) 代理人 弁理士 尾澤 俊之 100151194	
(65) 公開番号 特願2016-128024 (P2016-128024A)	(72) 発明者 村山 任 神奈川県足柄上郡開成町宮台798番地 富士フィルム株式会社内	
(43) 公開日 平成28年7月14日 (2016. 7. 14)	審査官 安田 明央	
審査請求日 平成28年4月8日 (2016. 4. 8)		
(31) 優先権主張番号 特願2013-2976 (P2013-2976)		
(32) 優先日 平成25年1月10日 (2013. 1. 10)		
(33) 優先権主張国 日本国 (JP)		

(54) 【発明の名称】撮像モジュール、及び内視鏡装置

最終頁に続く